



特許協力条約に基づいて公開された国際出願

(51) 国際特許分類 4 G01D 5/249, 5/245, 5/36		(11) 国際公開番号 WO 89/12213
A1		(43) 国際公開日 1989年12月14日 (14.12.89)
(21) 国際出願番号 PCT/JP89/00506 (22) 国際出願日 1989年5月22日 (22. 05. 89) (30) 優先権データ 特願昭 63-132144 1988年5月30日 (30. 05. 88) JP (71) 出願人 (米国を除くすべての指定国について) ファナック株式会社 (FANUC LTD) [JP/JP] 〒401-05 山梨県南都留郡忍野村忍草字古馬場3580番地 Yamanashi, (JP) (72) 発明者; および (75) 発明者/出願人 (米国についてのみ) 谷口満幸 (TANIGUCHI, Mitsuyuki) [JP/JP] 〒401-05 山梨県南都留郡忍野村忍草3511-1 F. マンションヘリモミ8-205 Yamanashi, (JP) (74) 代理人 弁理士 齋藤千幹 (SAITO, Chimoto) 〒101 東京都千代田区銀治町2丁目5番14号 日本電機ビル2階 齋藤特許事務所 Tokyo, (JP)		(81) 指定国 AT (欧州特許), BE (欧州特許), CH (欧州特許), DE (欧州特許), FR (欧州特許), GB (欧州特許), IT (欧州特許), KR, LU (欧州特許), NL (欧州特許), SE (欧州特許), US. 添付公開書類 国際調査報告書

(54) Title: ABSOLUTE POSITION ENCODER

(54) 発明の名称 絶対位置エンコーダ

2d ... 4096λ interpolation data storage unit

2c ... 256λ interpolation data storage unit

2b ... 16λ interpolation data storage unit

2a ... 1λ interpolation data storage unit

10 ... absolute position data output unit

3c ... angle data correction unit

3b ... angle data correction unit

3a ... angle data correction unit

4 ... angle data switching unit

5a ... upper 6 bits output unit

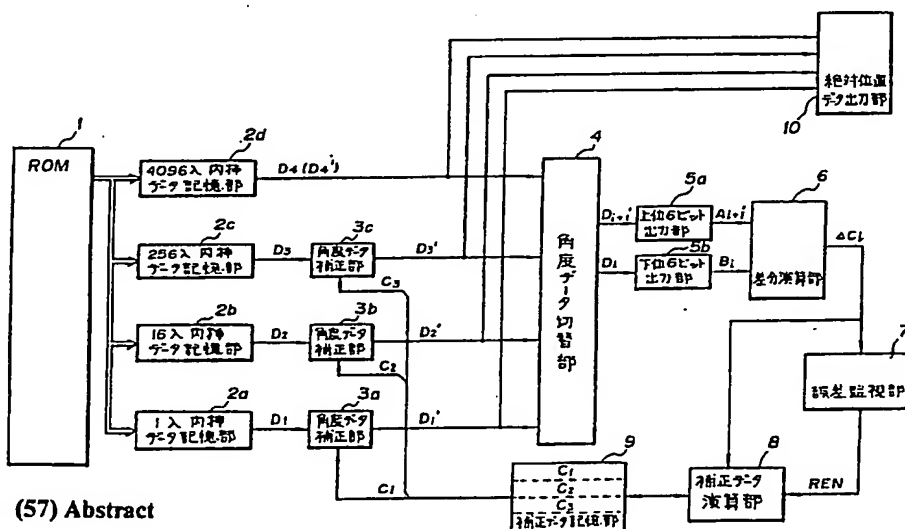
5b ... lower 6 bits output unit

6 ... difference operation unit

7 ... error monitoring unit

8 ... corrected data operation unit

9 ... corrected data storage unit



(57) Abstract

A difference operation unit (6) calculates a difference ΔC_i between the data of upper six bits of the interpolation data (D_4) in a lower channel (e.g., a 4096λ channel) having a large number of cycles and the data of lower six bits of the interpolation data (D_3) in an upper channel (e.g., a 256λ channel) having a small number of cycles. A corrected data operation unit (8) finds a corrected data C_i such that the difference becomes smaller than a predetermined value or becomes minimal. Using the corrected data C_i , the angle data correction units (3a to 3c) correct the interpolation data (D_3) in the neighboring upper channel, and the upper four bits of interpolation data (D_4' to D_1') of the channels after corrected are synthesized in order to detect an absolute position of the rotary shaft.

(57) 要約

サイクル数の多い下位チャネル（たとえば4096入チャネル）における内挿データ（ D_4 ）の上位6ビットのデータと、サイクル数の少ない上位チャネル（たとえば256入チャネル）における内挿データ（ D_3 ）の下位6ビットデータとの差分 ΔC_i を差分演算部（6）で計算し、該差分が所定値以下または最小となるような補正データ C_i を補正データ演算部（8）で求め、該補正データ C_i を用いて角度データ補正部（3a～3c）で隣接上位チャネルにおける内挿データ（ D_3 ）を補正し、補正後の各チャネルの内挿データ（ $D_4' \sim D_1'$ ）の上位4ビットを合成して回転軸の絶対位置を検出する。

情報としての用途のみ

PCTに基づいて公開される国際出願のパンフレット第1頁にPCT加盟国を同定するために使用されるコード

AT オーストリア	FI フィンランド	ML マリ
AU オーストラリア	FR フランス	MR モーリタニア
BB バルバードス	GA ガボン	MW マラウイ
BE ベルギー	GB イギリス	NL オランダ
BG ブルガリア	HU ハンガリー	NO ノルウェー
BJ ベナン	IT イタリア	RO ルーマニア
BR ブラジル	JP 日本	SD スーダン
CF 中央アフリカ共和国	KP 朝鮮民主主義人民共和国	SE スウェーデン
CG コンゴ	KR 大韓民国	SN セネガル
CH スイス	LI リヒテンシュタイン	SU ソビエト連邦
CM カメルーン	LK スリランカ	TD チャード
DE 西ドイツ	LU ルクセンブルグ	TG トーゴ
DK デンマーク	MC モナコ	US 米国
ES スペイン	MG マダガスカル	

明 細 書

絶対位置エンコーダ

技術分野

本発明は絶対位置エンコーダに係り、特に工作機械等
5 を駆動するモータなどの回転軸の回転位置を絶対位置として検出できる絶対位置エンコーダに関する。

背景技術

一般にこの種の絶対位置エンコーダは、回転軸に固定された回転コード板に、バイナリ2進法あるいはグレイ
10 2進法に従ったスリット列（チャネル）を所望する分解能に応じて複数チャネル設け、発光素子から該回転コード板に形成された各チャネル及び該各チャネルに対向する固定スリット部を通過した光の量を受光素子（光電変換素子）で検出することによって該回転コード板の回転
15 位置を絶対位置として検出するように構成されている。

この場合、その検出精度（分解能）を上げるためには、必然的にチャネル数が増加し、例えば1回転を4096すな
わち 2^{12} に分割した角度情報を検出するためにはそのチャネル数を12とし（12ビットのコードを必要とし）、
20 それだけ大型のコード板が必要とされる。

このような問題点を避けるために、該回転コード板に、1回転当りのサイクル数が異なった複数の正弦波状の出力が得られるように、複数チャネルの正弦波状のパターンを設け（例えば、第1チャネルとして1回転当りに1
25 サイクルの正弦波状出力が得られるパターンを設け、第

2 チャンネルとして 1 回転当りに 16 サイクルの正弦波状出力が得られるパターンを設け、第 3 チャンネルとして 1 回転当りに 256 サイクルの正弦波状出力が得られるパターンを設け)、各チャンネルの 1 波長内の角度情報を更に 5 16 個づつに内挿し、このようにして得られた各チャンネルの内挿データを順次合成することにより、該コード板の回転位置を絶対位置として検出することが考えられている。

そして、この場合には同じ分解能を得るためのチャンネル数は上記 2 進法に従って形成された場合のチャンネル数に比べて少なくてすみ (例えば、1 回転を 2^{12} に分割して検出するためには、上述したような 3 個のチャンネルによって達成できる)、これにより回転コード板を小型化することが可能となる。

15 第 2 図はかかるサイクル数の異なった複数チャンネルの正弦波状パターンを形成した回転コード板を用いてその角度情報を検出するようにした絶対位置エンコーダを例示するものである。この第 2 図には、上記第 1 チャンネル乃至第 3 チャンネル (1λ , 16λ 及び 256λ で表される) 20 に加えて、第 4 チャンネル (4096λ で表わされ、1 回転当りに 4096 サイクルの正弦波状出力が得られる) が設けられ、これら各チャンネルからの正弦波信号 $1\lambda \sin$, $16\lambda \sin$, $256\lambda \sin$ 及び $4096\lambda \sin$ 、並びに該各正弦波信号とそれぞれ電氣的に 90° の位相差を有する余弦波信号 $1\lambda \cos$, $16\lambda \cos$, $256\lambda \cos$ 及び $4096\lambda \cos$ が入力さ

れる場合が示されている。尚、余弦波信号はたとえば、正弦波信号用の固定スリット部と電気角で 90° ずらされた固定スリット部を通過した光を受光素子で検出し光電変換することによって得られる。

5 1 1 乃至 1 4 はそれぞれ正弦波信号 $1\lambda \sin$ 乃至 $4096\lambda \sin$ を増幅する増幅器、2 1 乃至 2 4 はそれぞれ該増幅器 1 1 乃至 1 4 の出力側に接続されたチャネル選択用のアナログスイッチ、1 6 乃至 1 9 はそれぞれ余弦波信号 $1\lambda \cos$ 乃至 $4096\lambda \cos$ を増幅する増幅器、2 6 乃至 2 9
10 はそれぞれ該増幅器 1 6 乃至 1 9 の出力側に接続されたチャネル選択用のアナログスイッチである。

いま、回転コード板の角度情報を検出するにあたっては、先ずスイッチ 2 1 と 2 6 とがオンとされる。これにより信号検出部（対応する受光素子部）からの正弦波信号
15 号 $4096\lambda \sin$ 及び余弦波信号 $4096\lambda \cos$ は対応する増幅器 1 1, 1 6 で増幅された後、スイッチ 2 1, 2 6 を通過し、それぞれ A/D 変換器 3 1, 3 2 に入力される。各 A/D 変換器 3 1, 3 2 は入力信号を必要とする分解能に応じて所定ビット数のデジタルデータに変換し、これら
20 デジタルデータ（所謂 \sin データ X_s 及び \cos データ X_c ）を ROM 4 1 にそのアドレス入力（例えばロウ及びコラムアドレス入力）として供給する。ROM 4 1 には、指定されたアドレス（アドレスは \sin データ X_s 及び \cos データ X_c によって指定される）に応じて、 $\tan^{-1}(X_s/X_c)$
25 に適当な定数を掛けた値が 2 進数に変換されて記憶され

ている。

すなわち、例えばいま入力された正弦波信号 $4096\lambda \sin$ が $0.5V$ であるとし、一方余弦波信号 $4096\lambda \cos$ も $0.5V$ であるとする、これら各信号がそれぞれ A/D 変換器 531, 532 で所定のデジタル量、例えば "0100" に変換される (すなわち、ROM 4 に入力される \sin データ X_s 及び \cos データ X_c が共に "0100" とされる)。従って、かかる \sin データ及び \cos データがアドレス信号として入力された場合、対応するアドレスに記憶される ROM のデータは、 $\tan^{-1}1=45^\circ$ に定数として $1/360$ を掛けて得られた値 ($=1/8$) を適当なビット数の 2 進数、例えば 10 ビットの 2 進数 "0010000000" に変換したものである。そして、かかる 10 ビットの記憶データのうち例えば上位 4 ビットとすなわち、

15 "0010" が読み出されてラッチ回路 51 にラッチされる。この場合には、対応するチャネル (すなわち 4096λ) についての 1 波長内の角度情報が 16 分割された内挿データとして取り出される。

次に上記チャネル選択用スイッチを 21, 26 から 20 2, 27 に切り替え、その時入力される正弦波信号 $256\lambda \sin$ 及び余弦波信号 $256\lambda \cos$ を同様に A/D 変換器 31, 32 でデジタルデータに変換し、このようにして得られた \sin データ及び \cos データを再び ROM 41 のアドレス信号として上記と同様にして該アドレスに対応する ROM の 10 ビットデータを読み出し、その上位 4 ビットデ

25

ータをラッチ回路 5 2 にラッチする。

以下同様にして、チャネル選択用スイッチを順次 2 3 ,
2 8 更には 2 4 , 2 9 へと切り替え、そのとき入力され
る信号 $16\lambda \sin$, $16\lambda \cos$ 更には $1\lambda \sin$, $1\lambda \cos$ を A D
5 変換して得られた \sin データ及び \cos データを順次 R O
M 4 1 のアドレス信号としてそのアドレスに対応する R
O M のデータを読み出し、その読み出しデータの上位 4 ビッ
トを順次ラッチ回路 5 3 , 5 4 にラッチする。

このようにして各チャネル（この場合 4 チャネル）を
10 順次切り替え、各チャネルの 2 相入力信号（正弦波信号
及び余弦波信号）を所定アドレス情報として読み出され
た R O M のデータを順次ラッチ回路にラッチし、該ラッ
チ回路のデータを合成することにより、例えばラッチ回
路 5 4 にラッチされたデータ（上位側ビットのデータ）
15 からラッチ回路 5 1 にラッチされたデータ（下位側ビッ
トのデータ）に至る 1 6 ビットのデータにより該回転コ
ード板の角度情報を検出することができ、この場合、1
回転当りの分割数を 2^{16} として（すなわち分解能を 2^{16}
／回転として）、その絶対位置を検出することができる。

20 第 3 図は以上により得られる絶対位置データの説明図
であり、最下位チャネル（ 4096λ チャネル）における内
挿データ D_4 の上位 4 ビットの 1 6 進数値を A_4 、 256λ チャ
ネルにおける内挿データ D_3 の上位 4 ビットの 1 6 進数
値を A_3 、 16λ チャネルにおける内挿データ D_2 の上位 4
25 ビットの 1 6 進数値を A_2 、最上位チャネル（ 1λ チャネル）

における内挿データ D_1 の 16 進数値を A_i とすれば、絶対位置データは 16 進表現で

$$A_1 \cdot 16^{-1} + A_2 \cdot 16^{-2} + A_3 \cdot 16^{-3} + A_4 \cdot 16^{-4}$$

となる。尚、16 進数値 A_i ($i = 1 \sim 4$) を

$$5 \quad A_i = a_{i3} \cdot 2^3 + a_{i2} \cdot 2^2 + a_{i1} \cdot 2^1 + a_{i0}$$

と 2 進表現すると、絶対位置データは

$$a_{13} \cdot 2^{-1} + a_{12} \cdot 2^{-2} + a_{11} \cdot 2^{-3} + a_{10} \cdot 2^{-4} +$$

$$a_{23} \cdot 2^{-5} + a_{22} \cdot 2^{-6} + a_{21} \cdot 2^{-7} + a_{20} \cdot 2^{-8} +$$

$$\dots\dots\dots +$$

$$10 \quad a_{43} \cdot 2^{-13} + a_{42} \cdot 2^{-14} + a_{41} \cdot 2^{-15} + a_{40} \cdot 2^{-16}$$

となる。

ところで、各チャネルにおける正弦波信号 $1\lambda \sin$, $16\lambda \sin$, $256\lambda \sin$ 及び $4096\lambda \sin$ は理想的には、第 4 図に示すように ($256\lambda \sin$ と $4096\lambda \sin$ のみ示している)、所定周期毎に同時にゼロクロスする必要がある。すなわち、(i) 隣接する 2 チャネルに注目すると、下位チャネルの 16 サイクル毎に上位チャネルと下位チャネルの正弦波状信号が同時にゼロクロスする必要がある。(ii) 更に各チャネルの正弦波状信号と余弦波状信号とは正確に電気角にして 90° の位相差が存在することが必要である。

しかし、各チャネルにおける正弦波状パターンの作成誤差等により上記 (i), (ii) を最初から満足することはできない。すなわち、第 5 図に示すように隣接チャネルの正弦波状信号あるいは余弦波状信号のゼロクロス点間に位

相 P_e の誤差が存在し、また正弦波状信号と余弦波状信号間の位相を正確に 90° にすることができない。

このため、従来は受光素子出力である正弦波状信号及び余弦波状信号の位相をそれぞれアナログ的に調整する手段を設け、該調整手段を用いてシンクロスコープ等により各チャネルの正弦波状信号を観測しながら、下位チャネル側（短周期側）のゼロクロス点に隣接上位チャネル側（長周期側）のゼロクロス点が所定周期毎に（短周期の16サイクル毎に）一致するように調整し、ついで同様に長周期側の余弦波状信号を正弦波状信号より 90° 位相を進ませ、しかる後隣接チャネルの余弦波状信号のゼロクロスが一致するように調整する。

しかし、かかるアナログ調整は面倒であり、しかも調整誤差が生じ、正確な絶対位置検出ができないという問題がある。

以上から本発明の目的は、デジタル的に、しかも自動的に、更には調整誤差が最小となるように位相を調整できる絶対位置エンコーダを提供することである。

発明の開示

本発明は、サイクル数が互いに異なった複数チャネルにおいてそれぞれ正弦波状及び余弦波状信号を出力すると共に、各チャネルの1波長内に位置情報を所定数内挿し、各チャネルの内挿データの上位 m ビットを合成して回転コード板の絶対位置を出力する絶対位置エンコーダである。

この発明においては、サイクル数の多い下位チャネルにおける内挿データの上位 n ビットデータと、サイクル数の少ない上位隣接チャネルにおける内挿データの下位 n ビットデータとの差分が所定値以下となるような補正データを求め、該補正データにより上位隣接チャネルの内挿データを補正し、補正後の各チャネルの内挿データの上位 m ビットを合成して絶対位置を検出する。

図面の簡単な説明

第 1 図は本発明に係わる絶対位置エンコーダの要部ブロック図、

第 2 図は絶対位置エンコーダの絶対位置検出原理を説明するためのブロック図、

第 3 図は絶対位置データの構成説明図、

第 4 図及び第 5 図は本発明の背景説明図である。

15 発明を実施するための最良の形態

初めに、本発明の絶対位置エンコーダに係わる角度データ補正方法の概略を説明する。

(i)隣接する 2 チャネルの正弦波状信号のゼロクロス点
が、下位チャネルの所定サイクル（たとえば 16 サイクル）
20 ル）毎に一致し、しかも (ii)同一チャネルの正弦波状信号
と余弦波状信号の位相が正確に 90° ずれていれば、ROM 41（第 2 図）から読み出される各チャネルの内挿データ $D_1 \sim D_4$ （第 3 図参照）について以下が成立する。
すなわち、

25 「隣接する 2 つのチャネルのうち、上位チャネルの第

($m+1$) ビット (第 5 ビット) 以降の 6 ビットのデータ B_i と下位チャネルの上位 6 ビットのデータ A_{i+1}'

($i = 1, 2, 3$) は一致する」

が成立する。換言すれば上記 (i), (ii) の位相ずれが大きくなる程、データ B_i と A_{i+1}' の差分の絶対値が大きくなる。

以上から、本発明においては、

(a) 補正データの初期値 C_i を零とし、所定のサンプリング時刻における上位チャネルの内挿データ D_i におけるデータ B_i と下位チャネルの内挿データ D_{i+1} におけるデータ A_{i+1}' の差分 ΔC_i を演算し、

(b) 差分の絶対値が設定値以上の場合には $C_i + \Delta C_i$ を新たな補正データとし ($C_i + \Delta C_i \rightarrow C_i$)、

(c) 該補正データ C_i により次のサンプリング時刻における上位チャネルの内挿データ D_i を補正し ($D_i + C_i \rightarrow D_i$)、以後同様な処理を行って差分 ΔC_i の絶対値が所定値以下になる補正データを求め、

(d) 同様にして各隣接チャネル毎に補正データを求め、

(e) 回転軸の絶対位置検出時に際しては、補正データ C_i により内挿データ D_i を補正し、補正後の各チャネルの内挿データの上位 4 ビットを合成して回転軸の絶対位置データを生成出力する。

第 1 図は本発明に係わる絶対位置エンコーダの要部ブロック図である。

1 は各チャネルの内挿データが記憶された R O M であ

り、第2図におけるROM41と同一構成、同一記憶内容を有している。2a～2bはROM1から読み出された所定サンプリング時刻における1λチャネル～4096λチャネルの内挿データ(10ビットデータとする) D_4 , 5 D_3 , D_2 , D_1 を記憶する内挿データ記憶部である。尚、各チャネルの内挿データ D_i の詳細は第3図を参照。

3a～3cは隣接チャネル間の補正データ C_i に基づいて上位チャネルの内挿データ D_i を次式

$$D_i + C_i \rightarrow D_i' \quad \dots (1)$$

10 により補正する角度データ補正部、4は各隣接チャネル間の補正データ C_i を求める際に所定の隣接チャネルの2つの内挿データ D_i' , D_{i+1}' を切り替え出力する角度データ切替部、5aは下位チャネルの内挿データ D_{i+1}' の上位6ビットデータ A_{i+1}' を出力する上位6ビット出力部、5bは上位チャネルの内挿データ D_i' の下位6ビットデータ B_i を出力する下位6ビット出力部、6は次式

$$A_{i+1}' - B_i \rightarrow \Delta C_i \quad \dots (2)$$

によりデータ A_{i+1}' と B_i の差分 ΔC_i を演算する差分演算部、7は差分 ΔC_i の絶対値 $|\Delta C_i|$ が設定値以下かどうかをチェックする誤差監視部、8は補正データ演算部、9は補正データ記憶部であり、補正データ演算部8は各隣接チャネル間の補正データ C_i を次式

$$C_i + \Delta C_i \rightarrow C_i \quad \dots (3)$$

により更新して補正データ記憶部9に記憶する。10は絶対位置データ出力部であり、各チャネルの内挿データ

$D_1' \sim D_4'$ の上位 4 ビット $A_1 \sim A_4$ を合成して 16 ビットの 2 進絶対位置データを出力する。

次に第 1 図の全体的動作を説明する。

(a) 補正データ決定処理

5 補正データの決定処理に際しては、各隣接チャネル間補正データ C_3, C_2, C_1 の初期値を零とし、最下位チャネル側隣接チャネルの補正データ C_3 から順次決定する。尚、第 2 図における従来方法と同様に所定サンプリング時刻毎に各チャネルの内挿データ D_1, D_2, D_3, D_4 が
10 ROM 1 から読み出されて各記憶部 2 a ~ 2 d に記憶されている。

(a) まず下位チャネルを 4096 入チャネル、上位チャネルを 256 入チャネルとし、所定のサンプリング時刻における上位チャネルの内挿データ D_3 に対して、(1) 式の補正
15 演算を施して内挿データ D_3' を発生する。尚、最下位チャネルの内挿データ D_4 には補正は施されず、 D_4 を D_4' とみなす。

(b) ついで、角度データ切替部 4 は補正後の下位チャネル及び上位チャネルの内挿データ D_4', D_3' を上位 6
20 ビット出力部 5 a と下位 6 ビット出力部 5 b にそれぞれ選択出力する

(c) 上位 6 ビット出力部 5 a は下位チャネルの内挿データ D_4' の上位 6 ビットデータ A_4' を出力し、下位 6 ビット出力部 5 b は上位チャネルの内挿データ D_3' の下位
25 6 ビットデータ B_3 を出力する。

(d) 差分演算部 6 はデータ A_4 とデータ B_3 の差分 ΔC_3 を (2) 式により演算して誤差監視部 7 と補正データ演算部 8 に入力する。

(e) 誤差監視部 7 は差分 ΔC_3 の絶対値が設定値以下かどうかをチェックし、以上の場合には補正データ更新指令 R E N を補正データ演算部 8 に入力する。

(f) 補正データ更新指令 R E N が発生すれば、補正データ演算部は (3) 式により $C_3 + \Delta C_3$ を新たな補正データとし ($C_3 + \Delta C_3 \rightarrow C_3$)、補正データ記憶部 9 に記憶する。

10 以後、次のサンプリング時刻になると上記ステップ (a) 以降の処理が繰り返され、差分 ΔC_3 が設定値以下になれば、補正データ更新指令 R E N が発生せず補正データ C_3 の決定処理が終了する。

以上により、最下位チャネルとその隣接チャネル間の
15 補正データ C_3 が決定されれば、以後同様に内挿データ D_3 , D_2 を用いて補正データ C_2 を決定し、同様に内挿データ D_2 , D_1 を用いて補正データ C_1 を決定して、補正データ決定処理を終了する。

尚、以上では、所定のサンプリング時刻毎に各チャネル
20 の内挿データ $D_4 \sim D_1$ を R O M から読み取って補正データを決定したが、所定時刻における各チャネルの内挿データ $D_4 \sim D_1$ を変更することなく上記処理を行って補正データを決定するように構成することもできる。

(b) 絶対位置データ出力処理

25 回転軸の絶対位置検出時に際しては、サンプリング時

刻毎に補正データ $C_1 \sim C_3$ により各チャネルにおける内挿データ $D_1 \sim D_3$ を補正し (D_4 は補正せず)、補正後の各チャネルの内挿データ $D_1' \sim D_4'$ を絶対位置データ出力部 10 に入力し、絶対位置データ出力部 10 は各チャネルの内挿データ $D_1' \sim D_4'$ の上位 4 ビットを従来方法と同様に合成して 16 ビットの 2 進数で表現した絶対位置データを出力する。

尚、以上では誤差監視部 7 において、 $|\Delta C_i|$ が設定値以下になった時に補正データ C_i の決定処理を終了するようになっているが次のようにしてもよい。すなわち、差分の絶対値 $|\Delta C_i|$ が 1 サンプルング時刻前のそれより小さい場合に補正データ C_i を (3) 式に従って更新し、大きい場合には 1 サンプルング前の $|\Delta C_i|$ が最小とみなして補正データ決定処理を終了するように構成することもできる。更に、以上では光学式センサーに本発明を適用した場合であるが、磁気センサーにも適用できる。

又、以上では回転型の絶対位置エンコーダについて説明したが、リニアスケールのごとき直線式の検出器に本発明を適用することにより同様に直線式の絶対位置エンコーダを構成することもできる。

以上本発明によれば、下位チャネルにおける内挿データの上位 6 ビットのデータと、上位チャネルにおける内挿データの第 5 ビット目からの 6 ビットデータとの差分 ΔC_i を計算し、該差分が所定値以下あるいは最小となるような補正データ C_i を求め、該補正データ C_i により隣

接上位チャネルにおける内挿データを補正し、補正後の各チャネルの内挿データの上位4ビットを合成して回転軸の絶対位置を検出するように構成したから、デジタル的に、しかも自動的に位相を調整でき、更には調整誤差が最小となるように位相調整ができ、高精度の絶対位置検出が可能である。

10

15

20

25

請求の範囲

1. サイクル数が互いに異なった複数チャネルにおいてそれぞれ正弦波状及び余弦波状出力が得られるように形成された移動コード板及び固定コード板と、

5 該移動コード板の位置情報を構成するために各チャネルにおける正弦波状及び余弦波状の出力をそれぞれA/D変換するA/D変換器と、

各チャネルの正弦波状及び余弦波状出力に対応するA/D変換器出力を組にして順次アドレス情報とすると共に、
10 該各チャネルの1波長内に位置情報を所定数内挿し、該内挿データをそれぞれ対応するアドレスに格納したROMを備え、

各チャネルにおける内挿データの上位mビットを用いて移動コード板の絶対位置を検出する絶対位置エンコーダにおいて、
15

サイクル数の多い下位チャネルにおける内挿データの上位nビットデータと、サイクル数の少ない上位隣接チャネルにおける内挿データの第(m+1)ビット目からのnビットデータとの差分が所定値以下あるいは最小となるような補正データを演算する手段と、
20

該補正データにより前記隣接チャネルの一方のチャネルにおける内挿データを補正する補正手段と、

補正後の各チャネルの内挿データの上位mビットを合成して移動コード板の絶対位置を出力する手段を有すること
25 ことを特徴とする絶対位置エンコーダ。

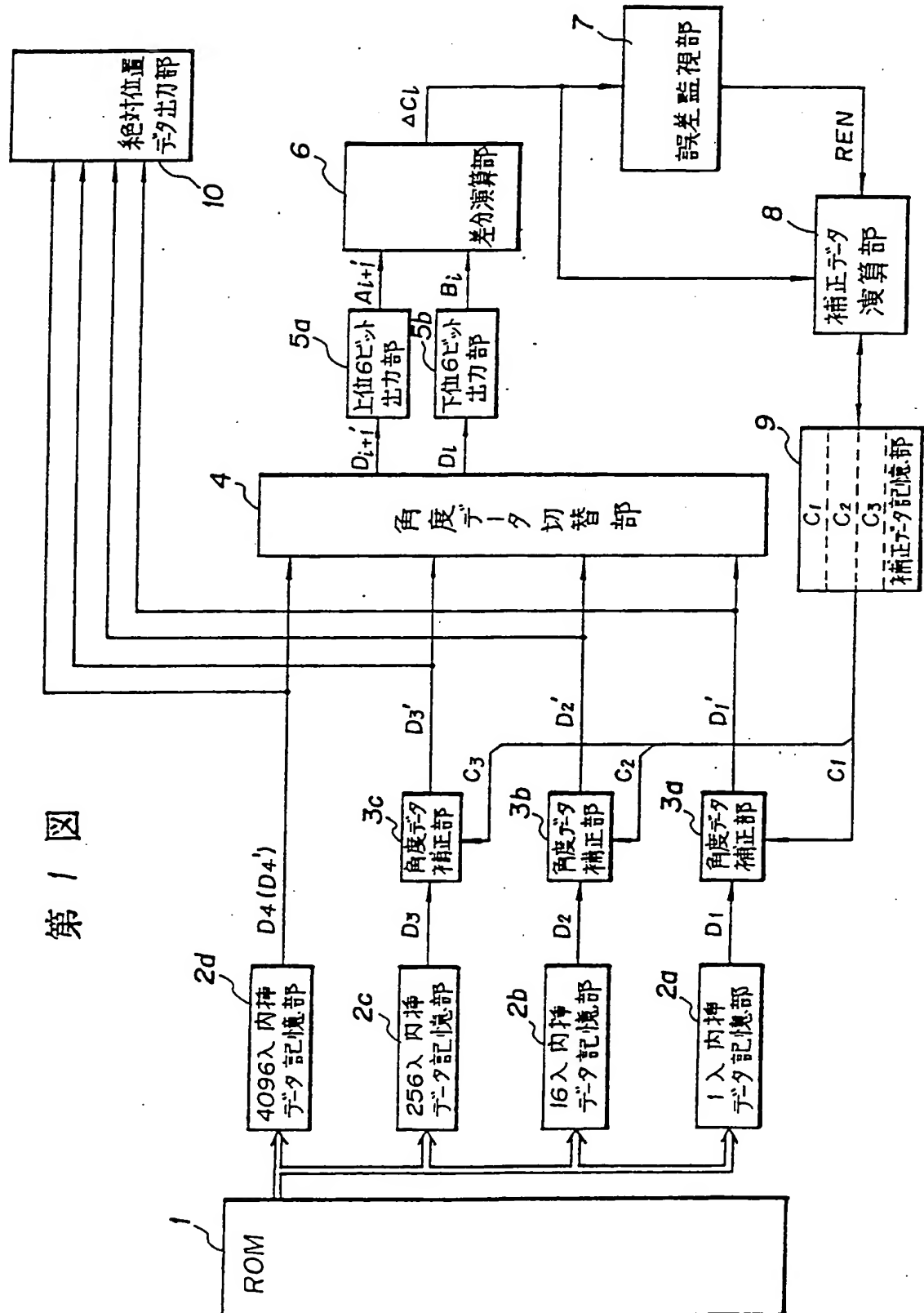
2. 前記補正データ演算手段は、隣接するチャネル毎に補正データを求めることを特徴とする請求の範囲第1項記載の絶対位置エンコーダ。

3. 前記補正データ演算手段は、下位チャネルにおける内挿データの上位 n ビットデータと、上位隣接チャネルにおける内挿データの第 $(m+1)$ ビット目からの n ビットデータとの差分を演算する演算部と、該差分が所定値以下あるいは最小となったか監視する監視部と、差分が所定値以下あるいは最小でない場合には補正データを更新する補正データ更新部を有することを特徴とする請求の範囲第2項記載の絶対位置エンコーダ。

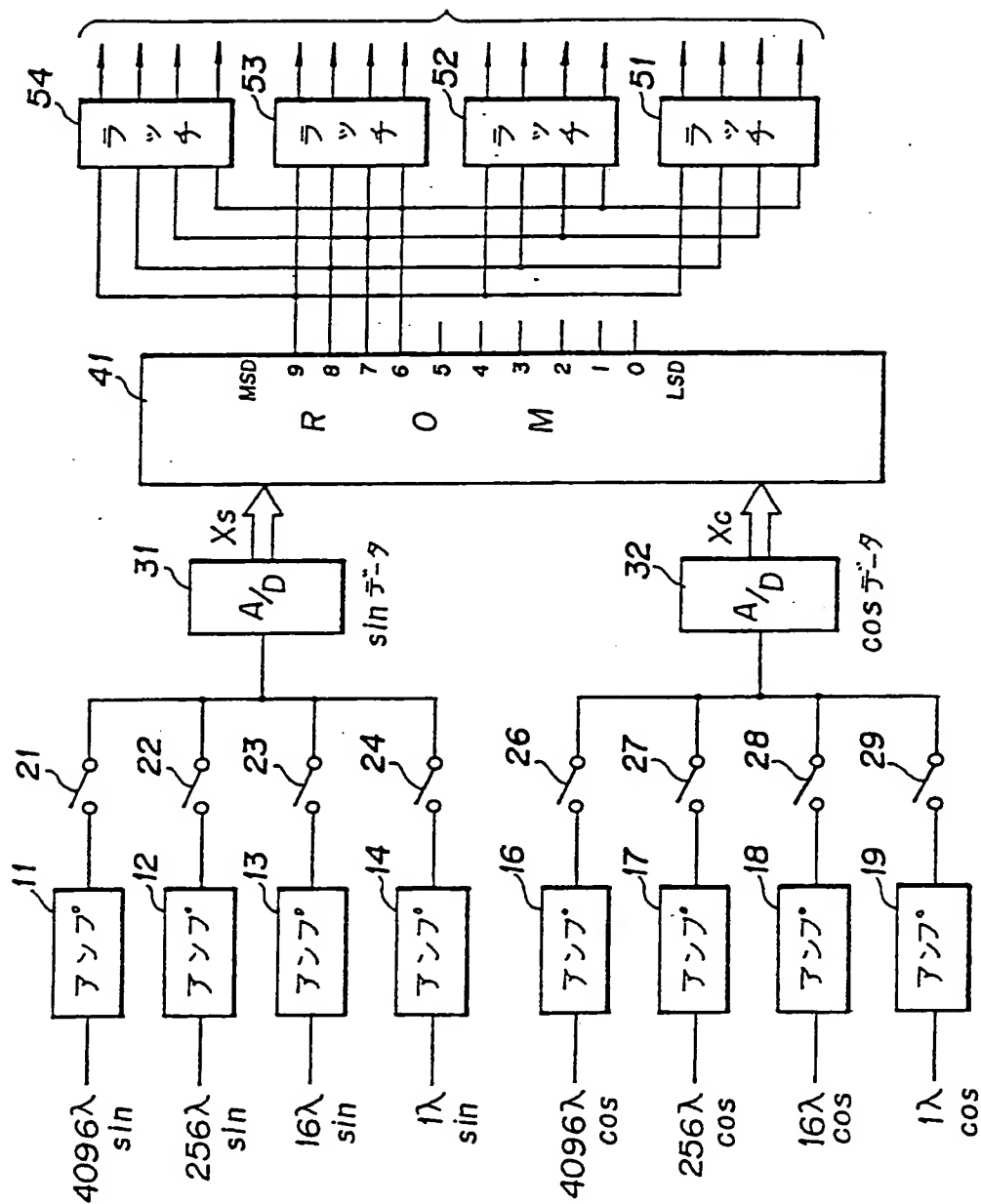
4. 前記補正データ更新部は、補正データの初期値 C を零とし、前記差分を ΔC とするとき、 $C + \Delta C \rightarrow C$ により補正データを更新し、 ΔC の絶対値が所定値以下あるいは最小になる迄補正データを更新することを特徴とする請求の範囲第3項記載の絶対位置エンコーダ。

5. 前記移動コード板を回転コード板とすると共に、各チャネルの正弦波状及び余弦波状出力のサイクル数を1回転当り 16^0 , 16^1 , 16^2 , 16^3 . . . とし、かつ $m=4$ としたことを特徴とする請求の範囲第1項記載の絶対位置エンコーダ。

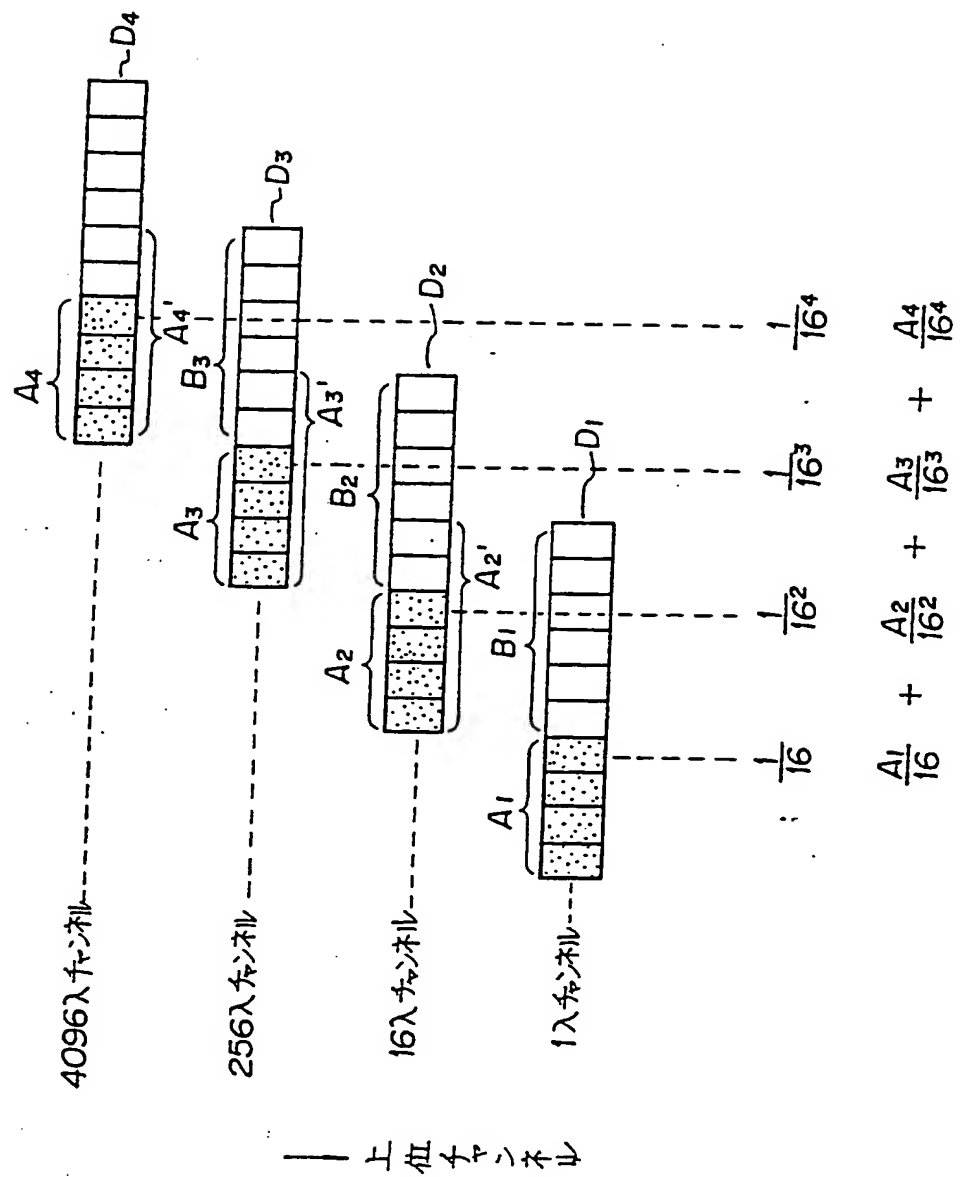
第 1 図



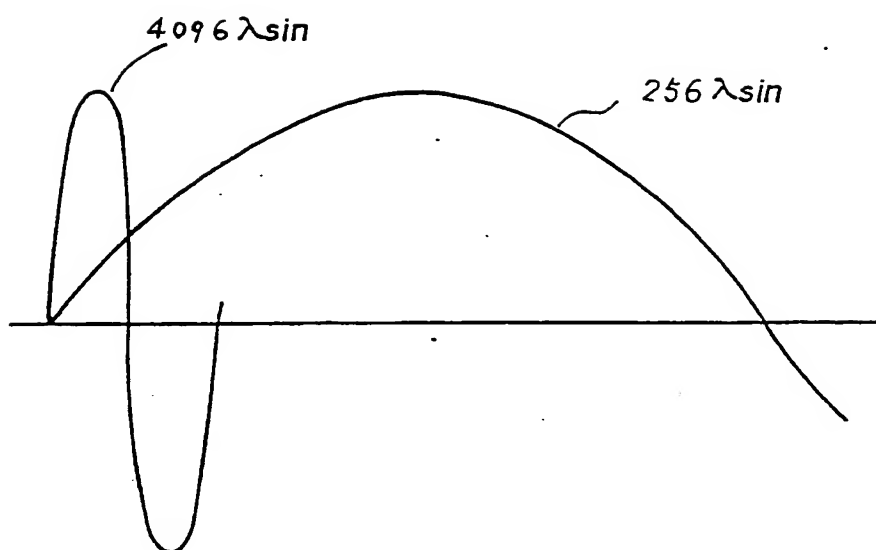
第 2 図



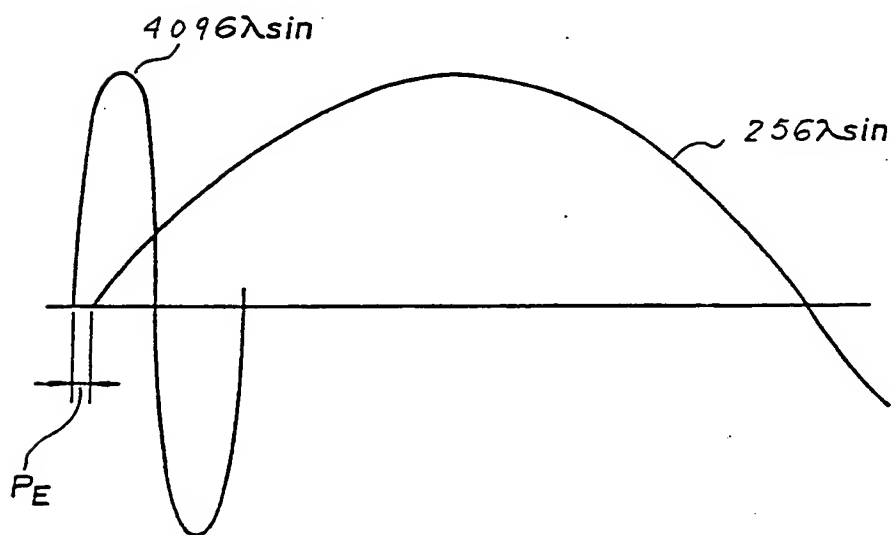
第 3 図



第 4 図



第 5 図



INTERNATIONAL SEARCH REPORT

International Application No PCT/JP89/00506

I. CLASSIFICATION OF SUBJECT MATTER (If several classification symbols apply, indicate all) *		
According to International Patent Classification (IPC) or to both National Classification and IPC		
Int. Cl ⁴	G01D5/249, 5/245, 5/36	
II. FIELDS SEARCHED		
Minimum Documentation Searched ⁷		
Classification System ¹	Classification Symbols	
IPC	G01D5/249, 5/245, 5/36	
Documentation Searched other than Minimum Documentation to the Extent that such Documents are Included in the Fields Searched ⁸		
Jitsuyo Shinan Koho	1926 - 1988	
Kokai Jitsuy Shinan Koho	1971 - 1988	
III. DOCUMENTS CONSIDERED TO BE RELEVANT ⁹		
Category [*]	Citation of Document, ¹¹ with indication, where appropriate, of the relevant passages ¹²	Relevant to Claim No. ¹³
A	JP, A, 56-96213 (Nippon Kagaku Kabushiki Kaisha) 4 August 1981 (04. 08. 81) (Family : none)	1
<div style="display: flex; justify-content: space-between;"> <div style="width: 45%;"> <p>* Special categories of cited documents: ¹⁰</p> <p>"A" document defining the general state of the art which is not considered to be of particular relevance</p> <p>"E" earlier document but published on or after the international filing date</p> <p>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>"O" document referring to an oral disclosure, use, exhibition or other means</p> <p>"P" document published prior to the international filing date but later than the priority date claimed</p> </div> <div style="width: 45%;"> <p>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step</p> <p>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>"d" document member of the same patent family</p> </div> </div>		
IV. CERTIFICATION		
Date of the Actual Completion of the International Search	Date of Mailing of this International Search Report	
August 14, 1989 (14. 08. 89)	August 28, 1989 (28. 08. 89)	
International Searching Authority	Signature of Authorized Officer	
Japanese Patent Office		

国 際 調 査 報 告

国際出願番号 PCT/JP 89/00506

I. 発明の属する分野の分類		
国際特許分類 (IPC) Int. Cl. G 0 1 D 5 / 2 4 9, 5 / 2 4 5, 5 / 3 6		
II. 国際調査を行った分野		
調 査 を 行 っ た 最 小 限 資 料		
分 類 体 系	分 類 記 号	
IPC	G 0 1 D 5 / 2 4 9, 5 / 2 4 5, 5 / 3 6	
最小限資料以外の資料で調査を行ったもの		
日本国実用新案公報 1926-1988年 日本国公開実用新案公報 1971-1988年		
III. 関連する技術に関する文献		
引用文献の カテゴリー ※	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	請求の範囲の番号
A	JP, A, 56-96213 (日本光学工業株式会社) 4. 8月. 1981 (04. 08. 81) (ファミリーなし)	1
<p>※ 引用文献のカテゴリー</p> <p>「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 先行文献ではあるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</p> <p>「T」 国際出願日又は優先日の後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリーの文献</p>		
IV. 認 証		
国際調査を完了した日 14. 08. 89	国際調査報告の発送日 28.08.89	
国際調査機関 日本国特許庁 (ISA/JP)	権限のある職員 特許庁審査官 小林 昭 寛	2F 8104